

# Curriculum Vitae

## INFORMAZIONI PERSONALI

**Nome** GIUSEPPE COSTANTINO  
**Cognome** GIACONIA  
**Recapiti** DEIM (Edificio 9)  
**Telefono** 091-23860257  
**E-mail** costantino.giaconia@unipa.it

## FORMAZIONE TITOLI

Esperienza educativa:

Diploma di Laurea: Ingegneria Elettronica conseguito il 14 Luglio 1989 presso l'Università di Palermo con la valutazione finale di 110/110 con lode e menzione sulla tesi di laurea;

tesi: "Sviluppo e caratterizzazione di un processo fotolitografico positivo in scrittura diretta con laser"

relatori: Prof. S. Riva Sanseverino e Prof. C. Arnone.

- Dottorato in: Ingegneria Elettronica, Informatica e delle Telecomunicazioni conseguito il 25 Luglio 1994 a Roma presentando la dissertazione dal titolo: "La microlitografia in scrittura diretta con laser: evoluzione ed applicazioni emergenti".

Borsa del C.N.R. (Progetto Finalizzato T.E.O.) svolta all'Università di Palermo (12 mesi): "Tecniche di fotolitografia laser".

Borsa del C.N.R. (Progetto Finalizzato M.I.A.) svolta all'Università di Palermo ed in collaborazione con il Centro Ricerche in Ottica Integrata dell'ALENIA di Roma(30 mesi): "Tecnologie per dispositivi ottici integrati da impiegare nei sistemi in fibra ottica".

Borsa di studio Europea (Marie Curie Fellowship cat. 30-24 mesi)\* svolta alla Glasgow University: "Design and fabrication of high efficiency diffractive optical devices made of artificial dielectrics"

Borsa di studio Europea (Marie Curie Fellowship cat. R-12 mesi)\* svolta all'Università di Palermo: "Diffractive optical elements for sensing applications".

-----

## ATTIVITA' DIDATTICA

Ha svolto o svolge docenza e/o tutorato dei seguenti insegnamenti:

- Dispositivi Elettronici;

- Elettronica

- Elettronica dei Sistemi Digitali

- Progettazione di Sistemi Elettronici Digitali

- Microelettronica

- Laboratorio di Microelettronica.

## RICERCHE FINANZIATE

Progetti Europei in ambito FP7:

Co-Responsabile Scientifico del Progetto BeyWatch ([www.beywatch.eu](http://www.beywatch.eu)) ed High Profile ([www.highprofile-project.eu](http://www.highprofile-project.eu)).

Responsabile per conto dell'Università di Palermo di svariati progetti di Ricerca Nazionali e o Locali ( PON Quali.Bio, PRIMO, vari ex 60%, etc...)

## **INCARICHI / CONSULENZE**

Componente del gruppo AQ per il corso di Laurea Magistrale in Ingegneria Elettronica

## **ASSOCIAZIONI SCIENTIFICHE**

Componente e Referente locale del AGIE (Associazione Gruppo Italiano di Elettronica).

## **PUBBLICAZIONE**

vedi elenco pubblicazioni

## **ATTIVITA' SCIENTIFICHE**

Attività di Ricerca in campo elettronico, optoelettronico e dei Sistemi Digitali.

## **AMBITI DI RICERCA**

Capacità tecniche acquisite:

Processi micro- e nano-litografici, e tecnologie connesse: tecniche di deposizione di resist e/o composti metallorganici su superfici bi- e tridimensionali mediante spinning, tecniche di spruzzatura o d'immersione, tecniche di esposizione ottiche e per scrittura con fascio elettronico, tecniche di attacco in umido, a secco e processi di lift-off, tecniche di realizzazione di film sottili per deposizione fisica da fase vapore, mediante sputtering, tecniche del vuoto, conoscenza approfondita di progettazione, fabbricazione e comportamento generale in ambienti puliti (clean room).

Conoscenza approfondita di tecniche litografiche di scrittura diretta mediante laser focalizzato e fascio elettronico per la realizzazione di componenti ottici integrati, dispositivi diffrattivi, circuiti planari a microstriscia per microonde, microlavorazioni su silicio e microgeometrie su superfici tridimensionali.

Progetto e simulazione al computer di dispositivi diffrattivi basati sia su teoria elettromagnetica scalare e vettoriale.

Esperienza nel controllo computerizzato in tempo reale di sistemi di tracciatura con laser e generiche attrezzature elettroniche da laboratorio.

Conoscenza approfondita di architetture hardware di sistemi a microprocessore.

Conoscenza e capacità di progettazione di sistemi elettronici programmabili quali microprocessori ed FPGA (Field Programmable Gate Array) tramite linguaggio di descrizione hardware VHDL.

Esperienza nella pianificazione, coordinamento e management di progetti finalizzati di Ricerca e Sviluppo.